

PATENT ABSTRACTS OF JAPAN

7

(11)Publication number : 2000-036701

(43)Date of publication of application : 02.02.2000

(51)Int.Cl.

H01P 1/15

(21)Application number : 10-203291

(71)Applicant : DENSO CORP

(22)Date of filing : 17.07.1998

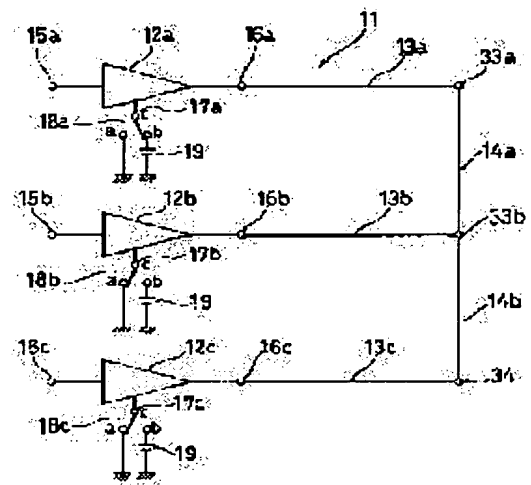
(72)Inventor : OYA AKIHIRO
MATSUGAYA KAZUOKI

(54) TRANSMISSION LINE SWITCH

(57)Abstract:

PROBLEM TO BE SOLVED: To facilitate designing, when a ≥ 3 -input, 1-output switch, a 1-input, ≥ 3 -output switch, etc., are generated.

SOLUTION: This transmission line switch 11 has input terminals 15a to 15c for inputting input signals and is equipped with (n) high-frequency amplifiers 12a to 12c which turn on and off by changing bias conditions, (n) transmission lines 13a to 13c which are equal in length to one another and connect output points 16a to 16c of the (n) high-frequency amplifiers 12a to 12c, (n-1) connection points 33a and 33b, and an output terminal 34, and (n-1) 2nd transmission lines 14a and 14b, which have lengths equal to integral multiples of a half of the in-line wavelength and connect two adjacent points among the (n-1) connection points 33a and 33b and output terminal 34.



【特許請求の範囲】

【請求項 1】 入力信号を入力する入力端子を有し、バイアス条件を変えることによりオンオフする n (n は 3 以上の整数) 個の高周波増幅器と、

前記 n 個の高周波増幅器の出力点と、 $(n-1)$ 個の接続点及び出力端子との間を接続する長さが等しい n 個の第 1 の伝送線路と、

前記 $(n-1)$ 個の接続点及び前記出力端子のうちの隣り合う 2 個の点の間を接続する長さが等しい $(n-1)$ 個の第 2 の伝送線路とを備えて成る伝送線路スイッチ。

【請求項 2】 入力信号を入力する入力端子を有し、バイアス条件を変えることによりオンオフする n (n は 3 以上の整数) 個の高周波増幅器と、

前記 n 個の高周波増幅器の出力点と、 $(n-1)$ 個の接続点及び出力端子との間を接続するものであって、長さが異なるものも存在する n 個の第 1 の伝送線路と、

前記 $(n-1)$ 個の接続点及び前記出力端子のうちの隣り合う 2 個の点の間を接続するものであって、長さが異なるものも存在する $(n-1)$ 個の第 2 の伝送線路とを備えて成る伝送線路スイッチ。

【請求項 3】 前記第 2 の伝送線路の長さは、線路内波長の $1/2$ の長さまたはその長さの整数倍の長さにはば等しく設定されていることを特徴とする請求項 1 または 2 記載の伝送線路スイッチ。

【請求項 4】 前記第 1 の伝送線路の長さは、線路内波長の $1/2$ の長さまたはその長さの整数倍の長さにはば等しく設定されていることを特徴とする請求項 3 記載の伝送線路スイッチ。

【請求項 5】 前記高周波増幅器を、ドレインバイアスによりオンオフするように構成したことを特徴とする請求項 1 ないし 4 のいずれかに記載の伝送線路スイッチ。

【請求項 6】 出力信号を出力する出力端子を有し、バイアス条件を変えることによりオンオフする n (n は 3 以上の整数) 個の高周波増幅器と、

前記 n 個の高周波増幅器の入力点と、 $(n-1)$ 個の接続点及び入力端子との間を接続する長さが等しい n 個の第 1 の伝送線路と、

前記 $(n-1)$ 個の接続点及び前記入力端子のうちの隣り合う 2 個の点の間を接続する長さが等しい $(n-1)$ 個の第 2 の伝送線路とを備えて成る伝送線路スイッチ。

【請求項 7】 出力信号を出力する出力端子を有し、バイアス条件を変えることによりオンオフする n (n は 3 以上の整数) 個の高周波増幅器と、

前記 n 個の高周波増幅器の入力点と、 $(n-1)$ 個の接続点及び入力端子との間を接続するものであって、長さが異なるものも存在する n 個の第 1 の伝送線路と、

前記 $(n-1)$ 個の接続点及び前記入力端子のうちの隣り合う 2 個の点の間を接続するものであって、長さが異なるものも存在する $(n-1)$ 個の第 2 の伝送線路とを備えて成る伝送線路スイッチ。

【請求項 8】 前記第 2 の伝送線路の長さは、線路内波長の $1/2$ の長さまたはその長さの整数倍の長さにはば等しく設定されていることを特徴とする請求項 6 または 7 記載の伝送線路スイッチ。

【請求項 9】 前記第 1 の伝送線路の長さは、線路内波長の $1/2$ の長さまたはその長さの整数倍の長さにはば等しく設定されていることを特徴とする請求項 8 記載の伝送線路スイッチ。

【請求項 10】 前記高周波増幅器を、ドレインバイアスによりオンオフするように構成したことを特徴とする請求項 6 ないし 9 のいずれかに記載の伝送線路スイッチ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、マイクロ波やミリ波等の高周波信号を処理する高周波回路であって、例えば複数の入力信号の中から 1 つの信号を選択する機能等を有する伝送線路スイッチに関する。

【0002】

【従来の技術】近年、マイクロ波やミリ波等の高周波信号を処理する高周波回路用の高速スイッチを作成するために、さまざまな開発が行われている。このようなスイッチを構成する代表的な素子として、PIN ダイオードが用いられているが、最近になって FET を用いることが考えられている。FET を用いたスイッチの一例として、特開平 2-63201 号公報に記載された構成がある。

【0003】この公報の構成は、2 つの入力信号の中から 1 つの信号を出力する 2 入力 1 出力スイッチであり、いわゆる分岐型回路である。そして、上記 2 入力 1 出力スイッチは、FET を備えて構成され入力端子を有する 2 個の増幅器と、これら 2 個の増幅器の出力点と 1 個の出力端子との間をそれぞれ接続する 2 個の伝送線路とから構成されている。

【0004】

【発明が解決しようとする課題】マイクロ波やミリ波等を処理する回路においては、波長が短いため、伝送線路の長さによって整合条件がずれ易いという特性がある。また、上記従来構成の 2 入力 1 出力スイッチの場合、増幅器のオン/オフが切り替わる。このため、2 個の増幅器の出力点と 1 個の出力端子との間を接続する 2 個の伝送線路の長さを、整合がとれた長さにする必要があり、具体的には、同じ長さに設定している。

【0005】さて、例えば 3 入力 1 出力スイッチを作成したい場合には、図 15 に示すように、3 個の伝送線路 1、2、3 の長さを同じ長さにする必要がある。尚、図 15 において、4、5、6 は増幅回路、4a、5a、6a は入力端子、4b、5b、6b は出力点、7 は出力端子である。

【0006】しかし、上記 3 個の伝送線路 1、2、3 の

長さを同じ長さに設定することは、設計上、大変困難である。というのは、このような高周波回路を例えばMMICで構成する場合、上記伝送線路をコプレーナ線路やマイクロストリップ線路で構成する必要があると共に、上記伝送線路の他に増幅回路等の各種の回路をかなり狭い面積の領域に配設する必要がある。このため、3個の伝送線路1、2、3の長さを同じにするには、伝送線路及び各種回路のレイアウト設計がかなり難しくなり、設計上の制約が大きくなるという不具合があった。

【0007】また、入力信号または出力信号の数が多くなると、オフ状態の増幅器がオン状態の増幅器の出力整合条件を変えてしまうという現象が発生し、スイッチの性能が悪くなることがわかった。これに対しては、オフ状態の増幅器のインピーダンスを大きくすることができれば、オン状態の増幅器の出力整合条件が変わることを防止できる。しかし、現状は、具体的な防止策がないため、何らかの対策を実現することによりスイッチの性能を向上させることが求められている。

【0008】そこで、本発明の目的は、3以上入力1出力スイッチや1入力3以上出力スイッチなどを作成する際に、設計を容易に行うことができる伝送線路スイッチを提供することにある。また、本発明の他の目的は、入力信号または出力信号の数が多構成である場合でも、スイッチの性能を向上させることができる伝送線路スイッチを提供することにある。

【0009】

【課題を解決するための手段】請求項1の発明においては、 n 個の高周波増幅器の出力点と、 $(n-1)$ 個の接続点及び出力端子との間を接続する長さが等しい n 個の第1の伝送線路を備えると共に、 $(n-1)$ 個の接続点及び出力端子のうちの隣り合う2個の点の間を接続する長さが等しい $(n-1)$ 個の第2の伝送線路を備えるように構成した。この構成によれば、3以上入力1出力スイッチを作成する場合、 n 個の長さが等しい第1の伝送線路と $(n-1)$ 個の長さが等しい第2の伝送線路をレイアウトするだけで済むから、設計を容易に行うことができる。

【0010】また、請求項2の発明においては、 n 個の第1の伝送線路として長さが異なるものが存在するように構成すると共に、 $(n-1)$ 個の第2の伝送線路として長さが異なるものが存在するように構成した。このように構成すると、設計の自由度がより一層高くなる。

【0011】請求項3の発明では、第2の伝送線路の長さを、線路内波長の $1/2$ の長さまたはその長さの整数倍の長さにはば等しくなるように設定した。この構成によれば、第2の伝送線路の存在に起因する位相遅れによって、出力整合条件が変化することを防止することができる。更に、請求項4の発明によれば、第1の伝送線路の長さを、線路内波長の $1/2$ の長さまたはその長さの整数倍の長さにはば等しくなるように設定したので、出

力整合条件が変化することをより一層防止することができる。

【0012】請求項5の発明によれば、高周波増幅器をドレインバイアスによりオンオフするように構成したので、入力信号の数が多構成の場合であっても、スイッチの性能を向上させることができる。

【0013】一方、請求項6の発明においては、 n 個の高周波増幅器の入力点と、 $(n-1)$ 個の接続点及び入力端子との間を接続する長さが等しい n 個の第1の伝送線路を備えると共に、 $(n-1)$ 個の接続点及び入力端子のうちの隣り合う2個の点の間を接続する長さが等しい $(n-1)$ 個の第2の伝送線路を備えるように構成した。この構成によれば、1入力3以上出力スイッチを作成する場合に、 n 個の第1の伝送線路と $(n-1)$ 個の第2の伝送線路をレイアウトするだけで済むから、設計を容易に行うことができる。

【0014】また、請求項7の発明においては、 n 個の第1の伝送線路として長さが異なるものが存在するように構成すると共に、 $(n-1)$ 個の第2の伝送線路として長さが異なるものが存在するように構成した。このように構成すると、1入力3以上出力スイッチを作成する場合に、設計の自由度がより一層高くなる。

【0015】請求項8の発明では、第2の伝送線路の長さを、線路内波長の $1/2$ の長さまたはその長さの整数倍の長さにはば等しくなるように設定した。この構成によれば、1入力3以上出力スイッチを作成する場合に、第2の伝送線路の存在に起因する位相遅れによって、出力整合条件が変化することを防止することができる。更に、請求項9の発明によれば、第1の伝送線路の長さを、線路内波長の $1/2$ の長さまたはその長さの整数倍の長さにはば等しくなるように設定したので、出力整合条件が変化することをより一層防止することができる。

【0016】請求項10の発明によれば、高周波増幅器をドレインバイアスによりオンオフするように構成したので、1入力3以上出力スイッチを作成する場合において、出力信号の数が多構成の場合であっても、スイッチの性能を向上させることができる。

【0017】

【発明の実施の形態】以下、本発明を例えば3入力1出力スイッチに適用した第1の実施例について、図1ないし図5を参照しながら説明する。本実施例の3入力1出力スイッチは、例えば60GHzの高周波信号に対応する3つの入力信号を入力して、1つの出力信号を切替出力するように構成された切替スイッチである。この3入力1出力スイッチの電気回路図を図1に示す。

【0018】この図1に示すように、3入力1出力スイッチ11は、3個の高周波増幅器12a、12b、12cと、3個の第1の伝送線路13a、13b、13cと、2個の第2の伝送線路14a、14bとを備えて構成されている。上記3個の高周波増幅器12a、12

b、12cは、入力信号を入力する入力端子15a、15b、15cと、出力信号を出力する出力点（出力端子）16a、16b、16cと、バイアス端子17a、17b、17cとを有している。

【0019】そして、3個の高周波増幅器12a、12b、12cのバイアス端子17a、17b、17cは、バイアス切替スイッチ18a、18b、18cの共通接点cとなっている。バイアス切替スイッチ18a、18b、18cの一方の切替接点aはアースされ、他方の切替接点bは直流電源19に接続されている。この直流電源19は、例えば2.0Vの直流定電圧を発生する電源である。この場合、各高周波増幅器12a、12b、12cは、バイアス切替スイッチ18a、18b、18cの接点（c-a）間オンのときオフ状態となり、バイアス切替スイッチ18a、18b、18cの接点（c-b）間オンのときオン状態となるように構成されている。即ち、各高周波増幅器12a、12b、12cは、バイアス条件を変えることによりオンオフするように構成されている。

【0020】ここで、3個の高周波増幅器12a、12b、12cの具体的構成は同じであり、以下、この具体的構成について図2を参照して説明する。図2に示すように、各高周波増幅器12a、12b、12cは、入力整合回路20と、例えばHEMT21と、出力整合回路22とから構成されている。入力整合回路20は、伝送線路23及びスタブ24を備えて構成されている。上記伝送線路23の一端は、コンデンサ25を介して入力端子15a、15b、15cに接続されていると共に、スタブ24の一端に接続されている。上記伝送線路23の他端は、HEMT21のゲートに接続されている。上記スタブ24の他端は、コンデンサ26を介してアースされていると共に、ゲートバイアス端子27に接続されている。

【0021】また、出力整合回路22は、伝送線路28及びスタブ29を備えて構成されている。上記伝送線路23の一端は、コンデンサ30を介して出力点16a、16b、16cに接続されていると共に、スタブ29の一端に接続されている。上記伝送線路28の他端は、HEMT21のドレインに接続されている。上記スタブ29の他端は、コンデンサ31を介してアースされていると共に、ドレインバイアス端子32に接続されている。更に、HEMT21のソースは、アースされている。

【0022】ここで、各整合回路20、22の伝送線路23、28及びスタブ24、29の長さは、HEMT21の特性によって決まる。本実施例の場合、HEMT21をInAlAs/InGaAsで作成し、この作成したHEMT21の特性を実測し、そして、この実測値を用いてコンピュータにてシミュレーションプログラムを実行することにより、伝送線路23、28及びスタブ24、29の各長さを決定した。これら決定した長さは、

次の通りである。

【0023】入力整合回路20の伝送線路23の長さを598 μ m、スタブ24の長さを212 μ mに設定した。そして、出力整合回路22の伝送線路28の長さを950 μ m、スタブ29の長さを72 μ mに設定した。

【0024】また、上記した構成の高周波増幅回路12a、12b、12cをオンオフ制御するに当たって、本実施例では、ドレインバイアスでオンオフするように構成した。即ち、ドレインバイアス端子32をバイアス端子17a、17b、17cとして、バイアス切替スイッチ18a、18b、18cの共通接点cとした。これにより、各高周波増幅回路12a、12b、12cをオンするときは、ドレインバイアス端子32に例えば2.0Vを印加し、オフするときは、ドレインバイアス端子32に例えば0Vを印加するように構成した。そして、ゲートバイアス端子27には、オン、オフいずれのときも、例えば0.2Vを印加するように構成した。

【0025】一方、図1に示すように、3個の第1の伝送線路13a、13b、13cは、3個の高周波増幅器12a、12b、12cの出力点16a、16b、16cと、2個の接続点33a、33b及び出力端子34との間をそれぞれ接続するように設けられている。上記3個の第1の伝送線路13a、13b、13cは、例えばコプレナー線路により構成されており、長さが等しく設定されていると共に、ほぼ平行に配置されている。この場合、各第1の伝送線路13a、13b、13cの長さは、例えば866 μ mに設定されている。

【0026】また、2個の第2の伝送線路14a、14bは、2個の接続点33a、33b及び出力端子34をすべて接続するためのものであり、2個の接続点33a、33b及び出力端子34のうちの隣り合う2個の点の間を接続するように設けられている。上記2個の第2の伝送線路14a、14bは、例えばコプレナー線路により構成されており、長さが等しく設定されている。この場合、各第2の伝送線路14a、14bの長さは、例えば980 μ mに設定されている。

【0027】ここで、上記したように設定された第2の伝送線路14a、14bの長さは、線路内波長の1/2の長さ（半波長）、または、その長さ（半波長）の整数倍の長さ（半波長）である。また、前記したように設定された第1の伝送線路13a、13b、13cの長さも、線路内波長の1/2の長さ（半波長）、または、その長さ（半波長）の整数倍の長さ（半波長）である。更に、本実施例の場合、入力する高周波信号の周波数としては、例えば59.5～60GHz程度の周波数を想定している。尚、上記各伝送線路の長さは、線路の種類や材質等の影響を受けることから、これらの条件に対応するように設定しなければならない。

【0028】次に、上記構成の3入力1出力スイッチ1

1の各入力からの伝達利得を、HEMT 21の実測データと上記したように設定された伝送線路やスタブ等の長さのパラメータを用いてコンピュータでシミュレーションすることにより解析してみた。この解析結果を図3ないし図5に示す。

【0029】ここで、図3は、1番目の高周波増幅器12aをオンし、残りの2個の高周波増幅器12b、12cをオフしたときの伝達利得の解析結果である。この図3において、実線A1は高周波増幅器12aの伝達利得を示し、実線A2は高周波増幅器12bの伝達利得を示し、実線A3は高周波増幅器12cの伝達利得を示している。そして、実線A4は、出力端子34の反射係数を示している。

【0030】また、図4は、2番目の高周波増幅器12bをオンし、残りの2個の高周波増幅器12a、12cをオフしたときの伝達利得の解析結果である。この図4において、実線B1は高周波増幅器12aの伝達利得を示し、実線B2は高周波増幅器12bの伝達利得を示し、実線B3は高周波増幅器12cの伝達利得を示している。そして、実線B4は、出力端子34の反射係数を示している。更に、図5は、3番目の高周波増幅器12cをオンし、残りの2個の高周波増幅器12a、12bをオフしたときの伝達利得の解析結果である。この図5において、実線C1は高周波増幅器12aの伝達利得を示し、実線C2は高周波増幅器12bの伝達利得を示し、実線C3は高周波増幅器12cの伝達利得を示している。そして、実線C4は、出力端子34の反射係数を示している。

【0031】上記図3ないし図4から、入力された高周波信号の周波数が例えば59.5~60GHzである場合、各高周波増幅器がオンされたときの入力端子から出力端子（出力点）への伝達利得が2dB以上になることがわかった。また、各高周波増幅器がオフされたときの入力端子から出力端子（出力点）への伝達利得が-22dB以下になることがわかった。更に、出力端子34の反射係数が-24dB以下になることもわかった。即ち、上記3入力1出力スイッチ11は、マイクロ波やミリ波等の高周波回路に用いる切替スイッチ（高速スイッチ）として有効に動作していることがわかった。

【0032】このような構成の本実施例によれば、3個の高周波増幅器12a、12b、12cの出力点16a、16b、16cと、2個の接続点33a、33b及び出力端子34との間を、長さが等しい3個の第1の伝送線路13a、13b、13cで接続すると共に、2個の接続点33a、33b及び出力端子34のうちの隣り合う2個の点（端子）の間を、長さが等しい2個の第2の伝送線路14a、14bで接続するように構成した。この構成の場合、3入力1出力スイッチ11を作成するに当たって、3個の長さが等しい第1の伝送線路13a、13b、13cと2個の長さが等しい第2の伝送線

路14a、14bをレイアウトするだけで済むから、図15の構成に比べて、設計を容易に行うことができる。

【0033】図6は本発明の第2の実施例を示すものであり、第1の実施例と異なる点を説明する。第1の実施例においては、ドレインバイアスにより各高周波増幅器12a、12b、12cをオンオフ制御するように構成したが、これに代えて、第2の実施例では、ゲートバイアスにより各高周波増幅器12a、12b、12cをオンオフ制御するように構成した。そして、第2の実施例の電氣的構成（電気回路の具体的構成や、伝送線路及びスタブ等の長さなど）は、第1の実施例の電氣的構成と同じである。

【0034】ここで、第2の実施例におけるゲートバイアス制御について、具体的に説明する。各高周波増幅回路12a、12b、12cをオンする場合、ゲートバイアス端子27に例えば0.2Vを印加すると共に、ドレインバイアス端子32に例えば2.0Vを印加するように構成した。そして、各高周波増幅回路12a、12b、12cをオフする場合は、ゲートバイアス端子27に例えば0.6Vを印加すると共に、ドレインバイアス端子32に例えば2.0Vを印加するように構成した。

【0035】次に、第2の実施例の3入力1出力スイッチ11の各入力からの伝達利得を、第1の実施例と同様にしてコンピュータでシミュレーションすることにより解析した。この解析結果を図6に示す。この図6は、2番目の高周波増幅器12bをオンし、残りの2個の高周波増幅器12a、12cをオフしたときの伝達利得の解析結果である。この図6において、実線D1は高周波増幅器12aの伝達利得を示し、実線D2は高周波増幅器12bの伝達利得を示し、実線D3は高周波増幅器12cの伝達利得を示している。そして、実線D4は、出力端子34の反射係数を示している。

【0036】尚、1番目の高周波増幅器12aをオンし、残りの2個の高周波増幅器12b、12cをオフしたときの伝達利得の解析結果と、3番目の高周波増幅器12cをオンし、残りの2個の高周波増幅器12a、12bをオフしたときの伝達利得の解析結果とについては、図示することを省略した。

【0037】上記図6によれば、入力された高周波信号の周波数が59.5~60GHzである場合、各高周波増幅器がオンされたときの入力端子から出力端子（出力点）への伝達利得が-2dB以上になることがわかった。また、各高周波増幅器がオフされたときの入力端子から出力端子（出力点）への伝達利得が-18dB以下になることがわかった。更に、出力端子34の反射係数が-15dB以下になることもわかった。これにより、上記第2の実施例の3入力1出力スイッチは、マイクロ波やミリ波等の高周波回路に用いる切替スイッチ（高速スイッチ）として十分有効に動作していることがわかった。

【0038】ここで、上記第2の実施例と前記第1の実施例とを、比較検討してみる。まず、第2の実施例の場合、図6から、周波数が60GHzのときのオンとオフの差が約15dBであることがわかる。これに対して、第1の実施例では、図4から、周波数が60GHzのときのオンとオフの差が約22dBであることがわかる。従って、第2の実施例においては、オンとオフの差が第1の実施例よりも5dB以上も劣化したことがわかる。

【0039】従って、ドレインバイアス制御の方が、ゲートバイアス制御よりもスイッチの特性を向上できることがわかった。換言すると、ドレインバイアスにより高周波増幅器12a、12b、12cをオンオフ制御する構成を用いると、入力信号の数が多くなったときに、オフ状態の増幅器がオン状態の増幅器の出力整合条件を変えてしまうことを極力防止できる。

【0040】尚、上記各実施例では、本発明を、3個の高周波増幅器12a、12b、12cを備えた3入力1出力スイッチ11に適用したが、これに限られるものではなく、4個以上の高周波増幅器を備えた4以上入力1出力スイッチに適用しても良い。

【0041】また、上記各実施例では、第1の伝送線路13a、13b、13cの長さを等しくすると共に、第2の伝送線路14a、14bの長さを等しくするように構成したが、これに代えて、第1の伝送線路13a、13b、13cの各長さを異ならせたり、第2の伝送線路14a、14bの各長さを異ならせたりするように構成しても良い。この構成の場合、第1の伝送線路13a、13b、13cの各長さを異ならせるに際しては、線路内波長の1/2の長さ（半波長）、または、その長さ（半波長）の整数倍の長さにはば等しい長さになるような条件で、長さを異ならせることが好ましい構成である。同様に、第2の伝送線路14a、14bの各長さを異ならせるに際しても、線路内波長の1/2の長さ（半波長）、または、その長さ（半波長）の整数倍の長さにはば等しい長さになるような条件で、長さを異ならせることが好ましい構成である。

【0042】図7ないし図10は本発明の第3の実施例を示すものであり、第1の実施例と異なる点を説明する。尚、第1の実施例と同一部分には、同一符号を付している。この第3の実施例は、本発明を1入力3出力40 41 42 43 44 45 46 47 48 49 50

【0043】上記3個の高周波増幅器36a、36b、36cは、入力信号を入力する入力点（入力端子）39a、39b、39cと、出力信号を出力する出力端子40a、40b、40cと、バイアス端子41a、41b、41cとを有している。

【0044】そして、3個の高周波増幅器36a、36b、36cのバイアス端子41a、41b、41cは、バイアス切替スイッチ18a、18b、18cの共通接点cとなっている。この場合、各高周波増幅器36a、36b、36cは、バイアス切替スイッチ18a、18b、18cの接点（c-a）間オンのときオフ状態となり、バイアス切替スイッチ18a、18b、18cの接点（c-b）間オンのときオン状態となるように構成されている。即ち、各高周波増幅器36a、36b、36cは、バイアス条件を変えることによりオンオフするように構成されている。

【0045】そして、上記3個の高周波増幅器36a、36b、36cの具体的構成は、第1の実施例の3個の高周波増幅器12a、12b、12cとほぼ同じである。即ち、各高周波増幅器36a、36b、36cは、入力整合回路20と、HEMT21と、出力整合回路22とから構成されている（図2参照）。但し、第2の実施例では、入力整合回路20の伝送線路23の長さを677μm、スタブ24の長さを36μmに設定し、そして、出力整合回路22の伝送線路28の長さを903μm、スタブ29の長さを75μmに設定している。

【0046】また、上記高周波増幅回路36a、36b、36cをオンオフ制御するに当たっては、第2の実施例においても、第1の実施例と同様にして、ドレインバイアスでオンオフするように構成した。即ち、ドレインバイアス端子32をバイアス端子41a、41b、41cとして、バイアス切替スイッチ18a、18b、18cの共通接点cとするように接続した。これにより、オンするときは、ドレインバイアス端子32に例えば2.0Vを印加すると共に、ゲートバイアス端子27に例えば0.2Vを印加するように構成した。そして、オフするときは、ドレインバイアス端子32に例えば0Vを印加すると共に、ゲートバイアス端子27に0.2Vを印加するように構成した。

【0047】さて、図7に示すように、3個の第1の伝送線路37a、37b、37cは、3個の高周波増幅器36a、36b、36cの入力点39a、39b、39cと、入力端子43及び2個の接続点42a、42bとの間をそれぞれ接続するように設けられている。上記3個の第1の伝送線路37a、37b、37cは、例えばコブレナー線路により構成されており、長さが等しく設定されていると共に、ほぼ平行に配置されている。第2の実施例の場合、各第1の伝送線路37a、37b、37cの長さを、例えば0μmに設定した。

【0048】尚、第1の伝送線路37a、37b、37cの長さは、上記0μmに代えて、線路内波長の1/2の長さ（半波長）、または、その長さ（半波長）の整数倍の長さにはば等しい長さに設定しても良い。この場合、シミュレーションを適宜行って第1の伝送線路37a、37b、37cの各長さを決めれば良い。

【0049】また、2個の第2の伝送線路38a、38bは、入力端子43及び2個の接続点42a、42bをすべて接続するためのものであり、入力端子43及び2個の接続点42a、42bのうちの隣り合う2個の点（端子）の間を接続するように設けられている。即ち、一方の第2の伝送線路38aにより入力端子43と接続点42aとの間が接続され、他方の第2の伝送線路38bにより接続点42aと接続点42bとの間が接続されている。

【0050】上記2個の第2の伝送線路38a、38bは、例えばコプレーナ線路により構成されており、長さが等しく設定されている。第2の実施例の場合、各第2の伝送線路38a、38bの長さを、例えば980μmに設定した。尚、第2の伝送線路14a、14bの長さは、線路内波長の1/2の長さ（半波長）、または、その長さ（半波長）の整数倍の長さにはほぼ等しい長さ（実際には、若干短い長さ）であり、上記980μmに限られるものではない。そして、第2の伝送線路14a、14bの各長さも、シミュレーションを適宜行って決めれば良い。

【0051】また、第2の実施例の場合も、入力する高周波信号の周波数としては、例えば59.5～60GHz程度の周波数を想定している。更に、上記各伝送線路の長さは、線路の種類や材質等の影響を受けることから、これらの条件に対応するように設定することが好ましい。

【0052】次に、上記構成の1入力3出力スイッチ35の各出力端子への伝達利得を、HEMT21の実測データと上記したように設定された伝送線路やスタブ等の長さのパラメータとを用いてコンピュータでシミュレーションすることにより解析してみた。この解析結果を図8ないし図10に示す。

【0053】ここで、図8は、1番目の高周波増幅器36aをオンし、残りの2個の高周波増幅器36b、36cをオフしたときの伝達利得の解析結果である。この図8において、実線E1は高周波増幅器36aの伝達利得を示し、実線E2は高周波増幅器36bの伝達利得を示し、実線E3は高周波増幅器36cの伝達利得を示している。

【0054】また、図9は、2番目の高周波増幅器36bをオンし、残りの2個の高周波増幅器36a、36cをオフしたときの伝達利得の解析結果である。この図9において、実線F1は高周波増幅器36aの伝達利得を示し、実線F2は高周波増幅器36bの伝達利得を示し、実線F3は高周波増幅器36cの伝達利得を示している。更に、図10は、3番目の高周波増幅器36cをオンし、残りの2個の高周波増幅器36a、36bをオフしたときの伝達利得の解析結果である。この図10において、実線G1は高周波増幅器36aの伝達利得を示し、実線G2は高周波増幅器36bの伝達利得を示し、

実線G3は高周波増幅器36cの伝達利得を示している。

【0055】上記図8ないし図10から、入力された高周波信号の周波数が59.5～60GHzである場合、各高周波増幅器がオンされたときの入力端子（入力点）から出力端子への伝達利得が1dB以上になることがわかった。また、各高周波増幅器がオフされたときの入力端子から出力端子への伝達利得が-21dB以下になることがわかった。即ち、上記1入力3出力スイッチ35は、マイクロ波やミリ波等の高周波回路に用いる切替スイッチ（高速スイッチ）として有効に動作していることがわかった。

【0056】尚、上述した以外の第3の実施例の構成は、第1の実施例の構成と同じ構成となっている。従って、第3の実施例においても、第1の実施例とほぼ同じ作用効果を得ることができる。

【0057】図11は本発明の第4の実施例を示すものであり、第3の実施例と異なる点を説明する。第3の実施例においては、ドレインバイアスにより各高周波増幅器36a、36b、36cをオンオフ制御するように構成したが、これに代えて、第4の実施例では、ゲートバイアスにより各高周波増幅器36a、36b、36cをオンオフ制御するように構成した。そして、第4の実施例の電氣的構成（電気回路の具体的構成）は、第3の実施例の電氣的構成とほぼ同じであるが、伝送線路やスタブの長さについては、次の通り変更した。

【0058】まず、各高周波増幅器36a、36b、36cの入力整合回路20の伝送線路23の長さを例えば801μm、スタブ24の長さを例えば865μmに設定した。そして、各高周波増幅器36a、36b、36cの出力整合回路22の伝送線路28の長さを例えば928μm、スタブ29の長さを例えば51μmに設定した。また、第1の伝送線路37a、37b、37cの長さを、例えば146μmに設定し、第2の伝送線路38a、38bの長さを、例えば980μmに設定した。

【0059】ここで、第4の実施例におけるゲートバイアス制御について、具体的に説明する。各高周波増幅回路36a、36b、36cをオンする場合、ゲートバイアス端子27に例えば0.2Vを印加すると共に、ドレインバイアス端子32に例えば2.0Vを印加するように構成した。そして、各高周波増幅回路36a、36b、36cをオフする場合は、ゲートバイアス端子27に例えば0.6Vを印加すると共に、ドレインバイアス端子32に例えば2.0Vを印加するように構成した。

【0060】そして、第4の実施例の1入力3出力スイッチ35の各出力端子への伝達利得を、第3の実施例と同様にして、コンピュータでシミュレーションすることにより解析した。この解析結果を図11に示す。この図11は、2番目の高周波増幅器36bをオンし、残りの2個の高周波増幅器36a、36cをオフしたときの伝

達利得の解析結果である。この図 11 において、実線 H1 は高周波増幅器 36a の伝達利得を示し、実線 H2 は高周波増幅器 36b の伝達利得を示し、実線 H3 は高周波増幅器 36c の伝達利得を示している。

【0061】尚、1 番目の高周波増幅器 36a をオンし、残りの 2 個の高周波増幅器 36b、36c をオフしたときの伝達利得の解析結果と、3 番目の高周波増幅器 36c をオンし、残りの 2 個の高周波増幅器 36a、36b をオフしたときの伝達利得の解析結果とについては、図示することを省略した。

【0062】上記図 11 によれば、入力された高周波信号の周波数が 59.5~60GHz である場合、各高周波増幅器がオンされたときの入力点（入力端子）から出力端子への伝達利得が -1dB 以上になることがわかった。また、各高周波増幅器がオフされたときの入力点から出力端子への伝達利得が -15dB 以下になることがわかった。これにより、上記第 4 の実施例の 1 入力 3 出力スイッチは、マイクロ波やミリ波等の高周波回路に用いる切替スイッチ（高速スイッチ）として十分有効に動作することがわかった。

【0063】ここで、上記第 4 の実施例と前記第 3 の実施例とを、比較検討してみる。まず、第 4 の実施例の場合、図 11 から、周波数が 60GHz のときのオンとオフの差が約 15dB であることがわかる。これに対して、第 3 の実施例では、図 9 から、周波数が 60GHz のときのオンとオフの差が約 22dB であることがわかる。従って、第 4 の実施例においては、オンとオフの差が第 3 の実施例よりも 5dB 以上も劣化したことがわかる。従って、1 入力 3 出力スイッチ 35 の場合も、ドレインバイアス制御の方が、ゲートバイアス制御よりもス

イッチの特性を向上できることがわかった。

【0064】尚、上記第 3 または第 4 の実施例では、本発明を、3 個の高周波増幅器 36a、36b、36c を備えた 1 入力 3 出力スイッチ 35 に適用したが、これに限られるものではなく、4 個以上の高周波増幅器を備えた 1 入力 4 以上出力スイッチに適用しても良い。

【0065】また、上記第 3 または第 4 の実施例では、第 1 の伝送線路 37a、37b、37c の長さを等しくすると共に、第 2 の伝送線路 38a、38b の長さを等しくするように構成したが、これに代えて、第 1 の伝送線路 37a、37b、37c の各長さを異ならせたり、第 2 の伝送線路 38a、38b の各長さを異ならせたりするように構成しても良い。

【0066】この構成の場合、第 1 の伝送線路 37a、37b、37c の各長さを異ならせるに際しては、線路内波長の $1/2$ の長さ（半波長）、または、その長さ（半波長）の整数倍の長さにはほぼ等しい長さになるような条件で、長さを異ならせることが好ましい構成である。同様に、第 2 の伝送線路 38a、38b の各長さを異ならせるに際しても、線路内波長の $1/2$ の長さ

（半波長）、または、その長さ（半波長）の整数倍の長さにはほぼ等しい長さになるような条件で、長さを異ならせることが好ましい構成である。

【0067】図 12 及び図 13 は本発明の第 5 の実施例を示すものであり、第 3 の実施例と異なる点を説明する。この第 5 の実施例は、第 3 の実施例（ドレインバイアス制御を行う実施例）の 1 入力 3 出力スイッチ 35 を、1 つの入力で 2 つの出力または 3 つの出力を出力する分配器として使用した実施例である。尚、第 5 の実施例の電氣的構成（電気回路の具体的構成や、伝送線路及びスタブ等の長さなど）は、第 3 の実施例の電氣的構成と同じである。

【0068】まず、1 入力 3 出力スイッチ 35 を、1 つの入力で 2 つの出力を出力する分配器として使用した場合の各出力端子への伝達利得を、コンピュータでシミュレーションすることにより解析してみた。この解析結果を図 12 に示す。この図 12 は、1 番目の高周波増幅器 36a と 2 番目の高周波増幅器 36b をオンし、3 番目の高周波増幅器 36c をオフしたときの伝達利得の解析結果である。図 12 において、実線 I1 は高周波増幅器 36a の伝達利得を示し、実線 I2 は高周波増幅器 36b の伝達利得を示し、実線 I3 は高周波増幅器 36c の伝達利得を示している。

【0069】上記図 12 から、入力された高周波信号の周波数が 59.5~60GHz である場合、各高周波増幅器がオンされたときの入力端子（入力点）から出力端子への伝達利得が 0dB 以上になることがわかった。また、各高周波増幅器がオフされたときの入力端子から出力端子への伝達利得が -21dB 以下になることがわかった。これにより、上記第 5 の実施例の 1 入力 3 出力スイッチ 35 は、マイクロ波やミリ波等の高周波回路に用いる分配器（2 出力の分配器）として十分有効に動作することがわかった。

【0070】次に、1 入力 3 出力スイッチ 35 を、1 つの入力で 3 つの出力を出力する分配器として使用した場合の各出力端子への伝達利得を、コンピュータでシミュレーションすることにより解析してみた。この解析結果を図 13 に示す。この図 13 は、3 個の高周波増幅器 36a、36b、36c をすべてオンしたときの伝達利得の解析結果である。図 13 において、実線 J1 は高周波増幅器 36a の伝達利得を示し、実線 J2 は高周波増幅器 36b の伝達利得を示し、実線 J3 は高周波増幅器 36c の伝達利得を示している。

【0071】上記図 13 から、入力された高周波信号の周波数が 59.5~60GHz である場合、各高周波増幅器がオンされたときの入力端子（入力点）から出力端子への伝達利得が -0.5dB 以上になることがわかった。従って、第 5 の実施例の 1 入力 3 出力スイッチ 35 を、マイクロ波やミリ波等の高周波回路に用いる分配器（3 出力の分配器）として十分有効に使用可能であるこ

とを確認できた。

【0072】図14は本発明の第6の実施例を示すものであり、第4の実施例と異なる点を説明する。この第6の実施例は、第4の実施例（ゲートバイアス制御を行う実施例）の1入力3出力スイッチ35を、1つの入力で2つの出力または3つの出力を出力する分配器として使用した実施例である。尚、第6の実施例の電氣的構成（電気回路の具体的構成や、伝送線路及びスタブ等の長さなど）は、第4の実施例の電氣的構成と同じである。

【0073】この場合、1入力3出力スイッチ35を、1つの入力で2つの出力を出力する分配器として使用した場合の各出力端子への伝達利得を、コンピュータでシミュレーションすることにより解析してみた。この解析結果を図14に示す。この図14は、1番目の高周波増幅器36aと2番目の高周波増幅器36bをオンし、3番目の高周波増幅器36cをオフしたときの伝達利得の解析結果である。図14において、実線K1は高周波増幅器36aの伝達利得を示し、実線K2は高周波増幅器36bの伝達利得を示し、実線K3は高周波増幅器36cの伝達利得を示している。

【0074】上記図14から、入力された高周波信号の周波数が59.5～60GHzである場合、各高周波増幅器がオンされたときの入力端子（入力点）から出力端子への伝達利得が-2dB以上になることがわかった。また、各高周波増幅器がオフされたときの入力端子から出力端子への伝達利得が-15dB以下になることがわかった。

【0075】従って、第6の実施例（ゲートバイアス制御を行う実施例）の1入力3出力スイッチ35を、マイクロ波やミリ波等の高周波回路に用いる分配器（2出力分配器）として有効に使用可能であることを確認できた。

【0076】ここで、上記第6の実施例と前記第5の実施例とを、比較検討してみる。まず、第6の実施例の場合、図14から、周波数が60GHzのときのオンとオフの差が約13dBであることがわかる。これに対し、第5の実施例では、図12から、周波数が60GHzのときのオンとオフの差が約22dBであることがわかる。従って、第6の実施例においては、オンとオフの差が第5の実施例よりも5dB以上も劣化したことがわかる。従って、1入力3出力スイッチ35を利用した分配器の場合も、ドレインバイアス制御の方が、ゲートバイアス制御よりもスイッチの特性を向上できることがわかった。

【図面の簡単な説明】

【図1】本発明の第1の実施例を示す3入力1出力スイッチの電気回路図

【図2】高周波増幅器の電気回路図

【図3】1番目の高周波増幅器をオンしたときの3入力1出力スイッチの伝達利得と反射係数を示す特性図

【図4】2番目の高周波増幅器をオンしたときの3入力1出力スイッチの伝達利得と反射係数を示す特性図

【図5】3番目の高周波増幅器をオンしたときの3入力1出力スイッチの伝達利得と反射係数を示す特性図

【図6】本発明の第2の実施例を示す図4相当図

【図7】本発明の第3の実施例を示す図1相当図

【図8】図3相当図

【図9】図4相当図

【図10】図5相当図

【図11】本発明の第4の実施例を示す図9相当図

【図12】本発明の第5の実施例を示すものであり、1番目の高周波増幅器と2番目の高周波増幅器をオンしたときの1入力3出力スイッチ（分配器）の伝達利得と反射係数を示す特性図

【図13】3個の高周波増幅器をオンしたときの1入力3出力スイッチ（分配器）の伝達利得と反射係数を示す特性図

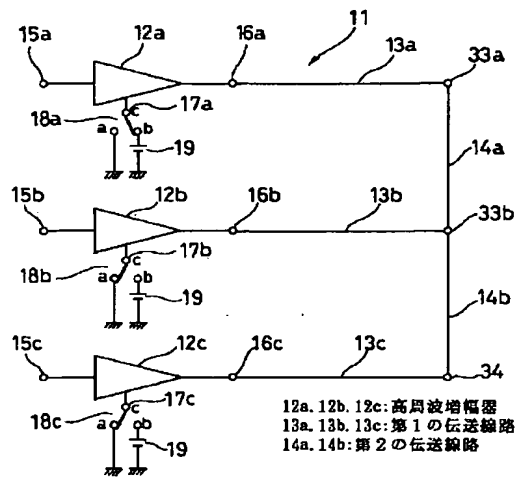
【図14】本発明の第6の実施例を示す図13相当図

【図15】従来構成を示す図1相当図

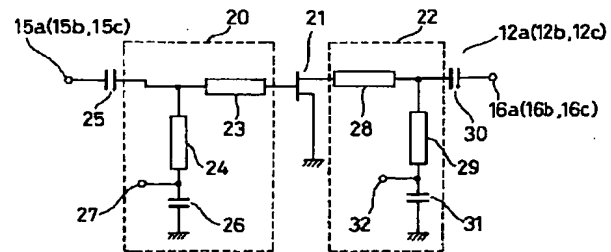
【符号の説明】

11は3入力1出力スイッチ（伝送線路スイッチ）、12a、12b、12cは高周波増幅器、13a、13b、13cは第1の伝送線路、14a、14bは第2の伝送線路、15a、15b、15cは入力端子、16a、16b、16cは出力点、17a、17b、17cはバイアス端子、18a、18b、18cはバイアス切替スイッチ、20は入力整合回路、21はHEMT、22は出力整合回路、23は伝送線路、24はスタブ、25はコンデンサ、26はコンデンサ、27はゲートバイアス端子、28は伝送線路、29はスタブ、30はコンデンサ、31はコンデンサ、32はドレインバイアス端子、33a、33bは接続点、34は出力端子、35は1入力3出力スイッチ（伝送線路スイッチ）、36a、36b、36cは高周波増幅器、37a、37b、37cは第1の伝送線路、38a、38bは第2の伝送線路、39a、39b、39cは入力点、40a、40b、40cは出力端子、41a、41b、41cはバイアス端子、42a、42bは接続点、43は入力端子を示す。

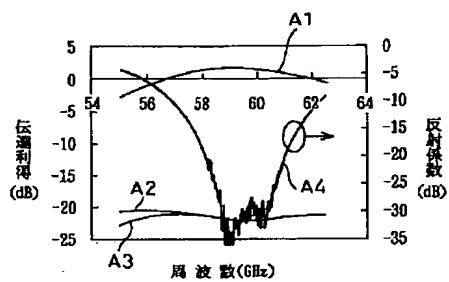
【図1】



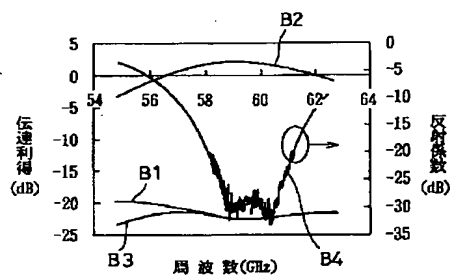
【図2】



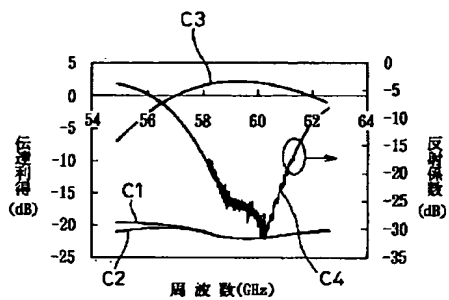
【図3】



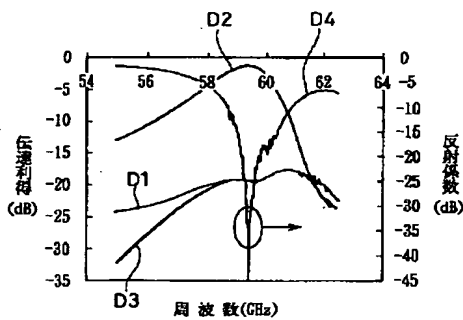
【図4】



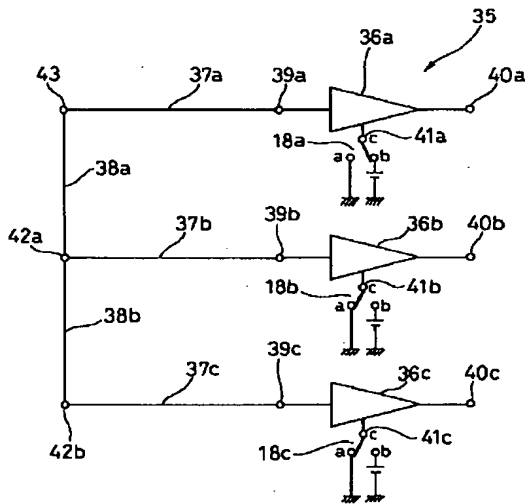
【図5】



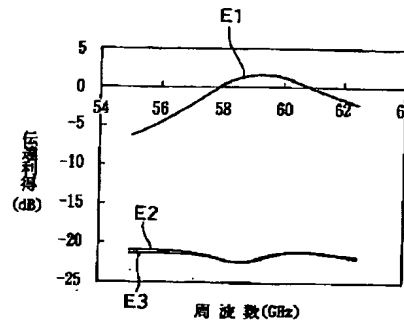
【図6】



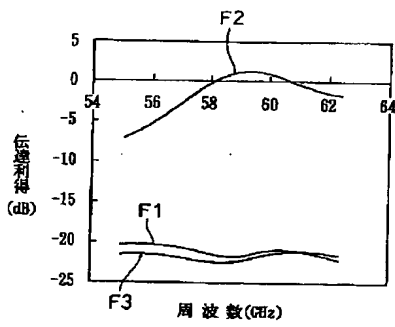
【図7】



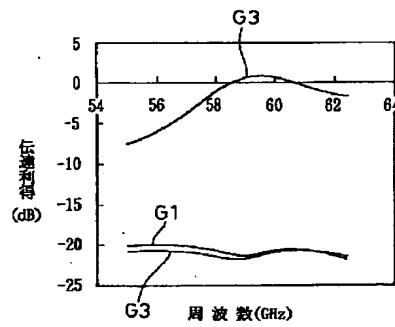
【図8】



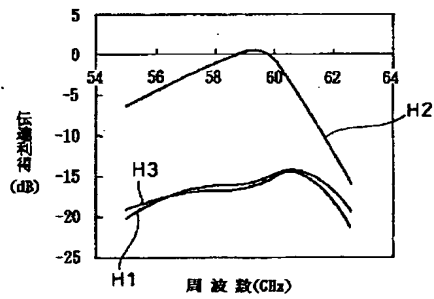
【図9】



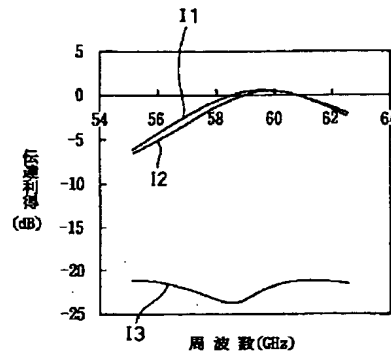
【図10】



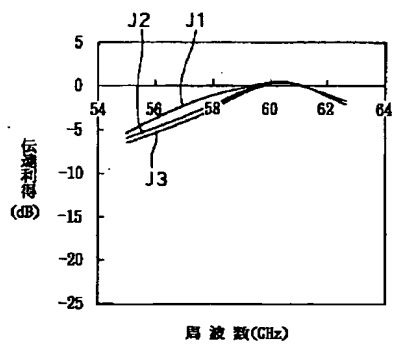
【図11】



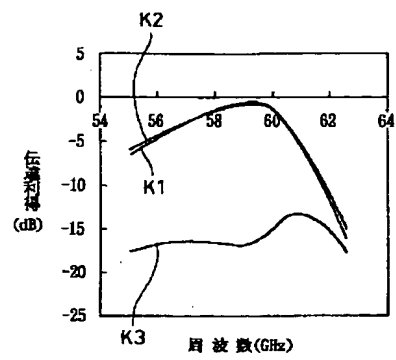
【図12】



【図13】



【図14】



【図15】

